

EEI-KOLLOQUIUM

Chip/Package/PCB Codesign Flow for Emerging Package Technologies like Wafer-Level-Packages (WLP) and 3D Thru-Silicon-Vias (TSV)

Dr. Thomas Brandtner

Infineon Technologies, Villach

Donnerstag, der 25.03.2010, 16⁰⁰ Uhr (Sondertermin)

Cauerstraße 9, Raum 4.14

Diskussionsleitung: Prof. Dr.-Ing. R. Weigel

Innerhalb der Halbleiterindustrie ist in letzter Zeit der Trend zu „More than Moore“ zu beobachten. Ein wesentlicher Teil dieser Strategie ist der Einsatz neuartiger Gehäuse-Technologien wie Wafer-Level-Packages (WLP) oder 3D-Gehäuse, wo meist Chips gestapelt und mittels Thru-Silicon-Vias (TSV) miteinander verbunden werden.

Nach einer kurzen Einführung in die Fertigungsschritte solcher Gehäuse werden die Probleme und Herausforderungen vorgestellt, welche bei der Entwicklung komplexer Systeme in diesen Gehäusen auftreten. Dabei müssen die unterschiedlichen Entwicklungsteams für Chip, Package und PCB viel stärker als in der Vergangenheit kooperieren. Dies beginnt bei der Feasibility-Study und zieht sich hin bis zum „Tape-Out“ des gesamten Systems. Beispielsweise muss das Layout des Chips, des Gehäuses und des PCBs wirklich parallel entwickelt werden, um ein gemeinsames Kostenoptimum zu erreichen, welches von Chipfläche, aber auch von der Anzahl der notwendigen PCB-Lagen abhängt. Zusätzlich treten durch die immer kleiner werdenden Geometrien auch auf Gehäuseebene elektrische und thermische Effekte immer stärker in den Vordergrund, die ebenfalls vorab durch Simulation untersucht werden müssen. Analoge und digitale Schaltkreissimulation oder Timinganalysen, die bereits im Chipbereich gut etabliert sind, müssen nun auf Gehäuse- und PCB-Ebene ausgedehnt werden.

Dieser Vortrag stellt einen Chip/Package/PCB Codesign Flow vor, wie er bei Infineon Technologies zur Zeit hauptsächlich bei der Entwicklung komplexer SoCs und System-in-Packages (SiPs) für Mobilfunkanwendungen eingesetzt wird. Um trotz steigender Komplexität die Entwicklungszeit möglichst kurz zu halten, muss dabei die Kommunikation zwischen den einzelnen Designteams verbessert und standardisiert werden. Zusätzlich wurde bestehende Design-Software mit neuen Features und Interfaces ausgestattet, um die Zusammenarbeit zu erleichtern bzw. überhaupt erst zu ermöglichen.